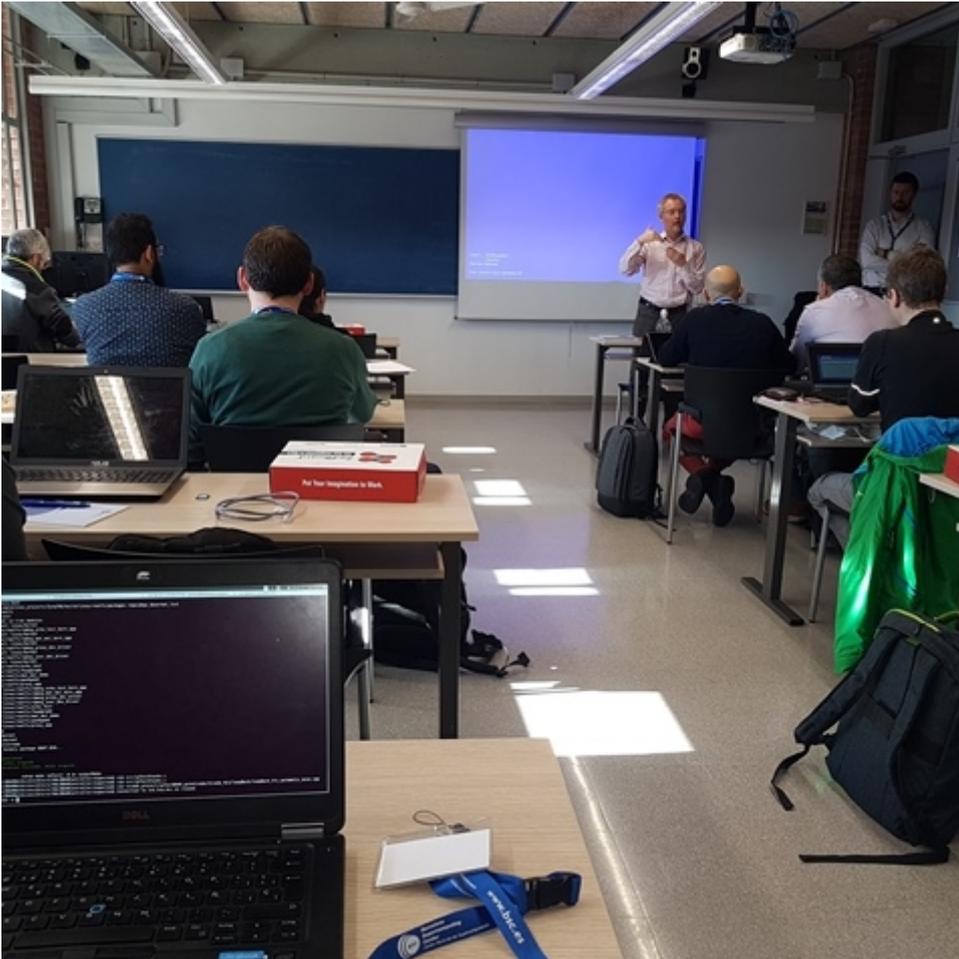


## [BSC y Xilinx colaboran en un tutorial para facilitar el uso de aceleradores](#)



El pasado 12 y 13 de febrero, el Barcelona Supercomputing Center-Centro Nacional de Supercomputación (BSC) y Xilinx llevaron a cabo el tutorial “field-programmable gate array (FPGA)” sobre el modelo de programación OmpSs@FPGA y la herramienta Vivado HLS. Con el objetivo de mostrar los conocimientos de programación en FPGAs a los asistentes del curso, el tutorial tuvo lugar gracias a la financiación de proyectos europeos de investigación como [EPEEC](#), [EuroEXA](#) and [LEGaTO](#).

“Con nuestro programa universitario, Xilinx está ayudando a formar a jóvenes investigadores a obtener el máximo rendimiento de los aceleradores FPGA, que son cada vez más comunes en las aplicaciones computacionales con gran volumen de datos como, por ejemplo, en la secuenciación del genoma”, afirma Cathal McCabe, responsable del programa Xilinx University para Europa, Oriente Medio y África. “Estamos muy contentos en poder colaborar en este tutorial y conocer la gran labor que realiza el BSC.”

El tutorial, con un total de 29 participantes procedentes de varios países europeos, se centró en la herramienta Vivado HLS de Xilinx y en el modelo de programación OmpSs@FPGA, la tecnología del BSC que permite ejecutar programas en varios procesadores y en las FPGAs simultáneamente. Después de tratar

los aspectos principales de las optimizaciones de Vivado HLS y el enfoque de OmpSs@FPGA, los casos prácticos permitieron a los asistentes del curso probar ejemplos de Xilinx para optimizar el código centrándose en la multiplicación de matrices, filtros RGB – YUV y transformada de coseno discreta (DCT).

“Desarrollado durante el proyecto [AXIOM](#), OmpSs@FPGA es un caso de éxito”, explica [Xavier Martorell](#), líder del grupo de investigación en [modelos de programación](#) del BSC. “Hemos realizado ya una serie de tutoriales de esta tecnología. Es muy gratificante ver que esta tecnología sigue mejorando y que, gracias a ella, la programación de arquitecturas heterogéneas resulta más fácil en los proyectos como EPEEC, EuroEXA and LEGaTO, financiados por la Unión Europea.”

A diferencia de otras tecnologías, OmpSs@FPGA permite a programadores emplear múltiples procesadores y aceleradores a la vez con el objetivo de obtener mejores resultados en materia de eficiencia. Gracias a su interfaz simple, el tiempo para programar sistemas FPGA – que puede ser bastante complejo - puede reducirse de forma considerable.

El tutorial es uno más de la serie sobre OmpS@FPGA, llevados a cabo gracias a proyectos europeos, incluyendo [los que ya tuvieron lugar en Barcelona](#) y [durante la reunión del proyecto EuroEXA](#) en Atenas en 2018.

Barcelona Supercomputing Center - Centro Nacional de Supercomputación

---

**Source URL (retrieved on 14 Jul 2024 - 21:54):** <https://www.bsc.es/es/noticias/noticias-del-bsc/bsc-y-xilinx-colaboran-en-un-tutorial-para-facilitar-el-uso-de-aceleradores>